



INSTRUCTIONS
MICROCONTRÔLEURS PIC
MICROCHIP

Documentation interne ELE
D. MENESPLIER 2000

BCF Bit Clear F**1 cycle**

Description: Le bit en position "i" du registre F est mis à "0".

Exemple: STATUS EQU h'03'
 ETIQ BCF STATUS,7 ; RAZ du bit 7 du registre STATUS.

BSF Bit Set F**1 cycle**

Description: Le bit en position "i" du registre F est mis à "1".

Exemple: PORTA EQU h'05'
 ETIQ BSF PORTA,7 ; Le bit 7 de PORTA est mis à "1".

BTFSC Bit Test of F and Skip if Clear**1 ou 2 cycles**

Description: Si le bit "i" du registre F est à "1" on exécute l'instruction suivante.
Si le bit "i" du registre F est à "0" on saute l'instruction suivante.

Exemple: STATUS EQU h'03'
 ETIQ BTFSC STATUS,7 ; test du bit 7 du registre STATUS.
 GOTO ERREUR ; si ce bit =1 on va à ERREUR.
 ADDLW h'E5' ; si ce bit =0 on saute à cette ligne: W=W+E5

BTFSS Bit Test of F and Skip if Set**1 ou 2 cycles**

Description: Si le bit "i" du registre F est à "0" on exécute l'instruction suivante.
Si le bit "i" du registre F est à "1" on saute l'instruction suivante.

Exemple: PORTA EQU h'05'
 ETIQ BTFSS PORTA,2 ; test du bit 2 de PORTA.
 GOTO SUITE ; si ce bit =0 on va à SUITE.
 ADDLW h'E5' ; si ce bit =1 on saute à cette ligne: W=W+E5

CALL Call Subroutine **2 cycles**

Description: Appel à un sous programme. L'adresse de retour (PC+1) est rangée dans la pile. Le compteur ordinal est chargé par les 11 bits de l'adresse immédiate. Les bits MSB du PC sont chargés à partir du registre PCLATH

Exemple: ETIQ CALL SP ; PILE = adresse de ETIQ + 1 et PC= adresse de SP.

CLRF Clear F **Z** **1 cycle**

Description: RAZ du registre F.

Exemple: PORTA EQU h'05'
 ETIQ CLRF PORTA ; Le PORTA est mis à "0".

CLRW Clear W **Z** **1 cycle**

Description: RAZ du registre W.

Exemple: ETIQ CLRW ; RAZ du registre W.

CLRWDT Clear Watchdog Timer $\overline{TO}, \overline{PD}$ **1 cycle**

Description: RAZ du Timer de Watchdog et de son pré diviseur. Les bits TO et PD du registre STATUS sont mis à "1".

Exemple: ETIQ CLRWDT ; RAZ du compteur Watchdog et de son pré diviseur.

COMF Complement F **Z** **1 cycle**

Description: Le contenu du registre F est complémenté. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Exemple: PORTA EQU h'05'
 ETIQ COMF PORTA,1 ; Le PORTA est complémenté.

DECF Decrement F Z 1 cycle

Description: Décrémente le registre F. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Exemple: CONT EQU h'0F' ; Case mémoire en RAM
 ETIQ DECF CONT,1 ; Le compteur en RAM est décrémenté de 1.

DECFSZ Decrement F and Skip if 0 1 ou 2 cycles

Description: Décrémente le registre F. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Si le résultat est # 0, l'instruction suivante est exécutée. Si le résultat est 0, on saute l'instruction suivante.

Exemple: CONT EQU h'0F' ; Case mémoire en RAM
 ETIQ DECFSZ CONT,1 ; Le compteur en RAM est décrémenté.
 GOTO ETIQ ; CONT est # de 0, on continu.
 GOTO FIN ; CONT = 0 on viens à cette instruction.

GOTO Unconditional Branch 2 cycles

Description: Branchement inconditionnel à une adresse. Les 11 bits de poids faibles du compteur ordinal sont chargés par la valeur immédiate de l'étiquette. Les 2 bits de poids forts sont les bits 3 et 4 de PCLATH.

INCF Increment F Z 1 cycle

Description: Incrémente le registre F. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Exemple: CONT EQU h'0F' ; Case mémoire en RAM
 ETIQ INCF CONT,1 ; Le compteur en RAM est incrémenté de 1.

INCFSZ Increment F and Skip if 0 **Z** 1 ou 2 cycles

Description: Incrémente le registre F. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Si le résultat est # 0, l'instruction suivante est exécutée. Si le résultat est 0, on saute l'instruction suivante.

Exemple: CONT EQU h'0F' ; Case mémoire en RAM
ETIQ INCFSZ CONT,1 ; Le compteur en RAM est Incrémenté.
GOTO ETIQ ; CONT est # de 0, on continu.
GOTO FIN ; CONT = 0, on viens à cette instruction.

IORLW Inclusive OR Literal with W **Z** 1 cycle

Description: Ou logique entre le registre W et les 8 bits de la donnée littérale. Le résultat est placé dans W.

Exemple: ETIQ IORLW 0F0 ;4 bits MSB de W forcés a"1" et 4 bits LSB inchangés.
IORLW h'F0' ; idem

IORWF Inclusive OR W with F **Z** 1 cycle

Description: Ou logique entre le registre W et le registre F. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Exemple: PORTA EQU h'05'
IORWF PORTA,1 ; PORTA = W + PORTA

MOVF Move F **Z** 1 cycle
MOVFW

Description: Le contenu du registre F est déplacé soit dans W si l'instruction est suivie de "0" soit dans F lui même si elle est suivie de "1" ou de rien. (utilisé pour tester si un registre F est nul, car le bit Z est positionné après cette instruction).

Exemple: PORTA EQU h'05'
idem { MOVF PORTA,0 ; contenu du PORTA chargé dans W.
MOVFW PORTA ; contenu du PORTA chargé dans W.
idem { MOVF PORTA,1 ; PORTA est chargé sur lui même.
MOVF PORTA ; PORTA est chargé sur lui même.

MOVLW Move Literal to W **1 cycle**

Description: Les 8 bits de la donnée littérale sont chargés dans le registre W.

Exemple: ETIQ MOVLW 0A8 ; W = A8.
 MOVLW h'A8' ; idem.

MOVWF Move W to F **1 cycle**

Description: Le contenu du registre W est déplacé dans le registre F.

Exemple: ETIQ MOVLW h'55' ;W=55
 MOVWF PORTA ; PORTA = 55 et W =55 aussi car inchangé.

NOP No Operation **1 cycle**

Description: Aucune opération n'est effectuée.

Exemple: ETIQ NOP

OPTION Load Option Register **1 cycle**

Description: Le contenu du registre W est placé dans le registre OPTION. Tant que le registre OPTION est un registre à écriture/ lecture il est recommandé de l'adresser directement. Cette instruction sert à la compatibilité du code pour les PIC de la série 16C5x

Pour maintenir la compatibilité avec les futurs microcontrôleurs PIC de la série 16Cxx, il est recommandé de ne pas utiliser cette instruction.

RETFIE Return from Interrup **2 cycles**

Description: Au retour d'une interruption le compteur ordinal est chargé par l'adresse de retour qui avait été sauvée dans la pile.

Les interruptions sont autorisées par écriture du bit GIE à "1" du registre INTCON.

RETLW Return with Literal inW **2 cycles**

Description: Le compteur ordinal est chargé avec l'adresse qui avait été sauvegardée dans la pile (adresse de retour) au moment de l'appel à un sous programme et le registre W est chargé par les 8 bits de la donnée littérale.

```

Exemple:  ETIQ      MOVLW   h'03'    ; W = 03
              CALL      TABLE ; appel sous programme
              Suite du programme ; W=K4

; ***** Zone sous programme *****
TABLE      ADDWF   PC,1    ; PC= PC + W = PC + 3
           RETLW   K1
           RETLW   K2
           RETLW   K3
           RETLW   K4      ; on retourne au prog principal et W=K4
           RETLW   K5
    
```

RETURN Return from Subroutine **2 cycles**

Description: Au retour d'un sous programme, le compteur ordinal est chargé par l'adresse sauvegardé dans la pile (adresse de retour).

```

Exemple:  ETIQ  RETURN  ; PC = PILE
    
```

RLF Rotate Left F through carry **C** **1 cycle**



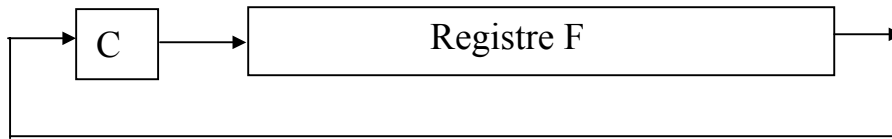
Le contenu du registre F est décalé de 1 bit vers la gauche à travers le flag de Carry. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

```

Exemple:  ETIQ  MOVLW   b'11100110' ; W=11100110
              MOVWF   REG      ; REG = 11100110 et supposons C=0
              RLF     REG,1    ; REG = 11001100 et C
    
```


RRF Rotate Right F through carry **C** **1 cycle**

Description:



Le contenu du registre F est décalé de 1 bit vers la droite à travers le flag de Carry.
Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Exemple: ETIQ MOVLW b'11100110' ; W=11100110
 MOVWF REG ; REG = 11100110 et supposons C=0
 RRF REG,1 ; REG = 01110011 et C=0

SLEEP Sleep **$\overline{TO}, \overline{PD}$** **1 cycle**

Description: Dans le registre STATUS: le bit PD est mis à "0" et le bit TO est mis à "1".
Le Timer du Watchdog et son prédiviseur sont mis à "0". L'oscillateur du processeur est stoppé et le micro est dans le mode sommeil.

Exemple: ETIQ SLEEP

SUBLW Subtract W from Literal **C,DC,Z** **1 cycle**

Description: Le registre W est retranché aux 8 bits de la donnée littérale par la méthode du complément à 2. Le résultat est placé dans le registre W.

Exemple: EX1 MOVLW h'01 ; W = 01
 SUBLW h'02' ; W = 02 - 01 = 01. Et C = 1 car résultat positif et Z=0
 EX2 MOVLW h'02 ; W = 02
 SUBLW h'02' ; W = 02 - 02 = 00. Et Z = 1 car résultat nul et C=1
 EX3 MOVLW h'03' ; W = 03
 SUBLW h'02' ; W = 02 - 03 = FF. Et C=0 car résultat négatif et Z=0

SUBWF **Substrat W from F** C,DC,Z 1 cycle

Description: Le registre W est retranché au registre F par la méthode du complément à 2. Le résultat est placé dans le registre W si l'instruction est suivie d'un "0". Le résultat sera placé dans F si on fait suivre l'instruction d'un "1".

Exemple: EX1 MOVLW h'01 ; W = 02 et supposons MEM=03
 SUBWF MEM,1 ; MEM = 03 - 02 = 01. Et C = 1 et Z = 0
EX2 MOVLW h'02 ; W = 02 et supposons MEM=02
 SUBWF MEM,1 ; MEM = 02 - 02 = 00. Et C = 1 et Z = 1
EX3 MOVLW h'02' ; W = 02 et supposons MEM= 01
 SUBWF MEM,1 ; MEM = 01 - 02 = FF. Et C = 0 et Z = 0

SWAPF **Swap Nibbles in F** 1 cycle

Description: Inversion des 4 bits LSB avec les 4 bits MSB du registre F. Si l'instruction est suivie d'un "0" le résultat est placé dans W et il est placé dans F si elle est suivie d'un "1".

Exemple: EX1 MOVLW h'A5' ; W = A5
 MOVWF MEM ; MEM=A5
 SWAPF MEM,0 ; W= 5A et MEM =A5

XORLW **Exclusive OR Literal with W** Z 1 cycle

Description: Ou exclusif entre W et les 8 bits de la donnée littérale. Le résultat est placé dans W.

Exemple: EX1 MOVLW h'B5' ; W = B5
 XORLW h'AF' ; W= 1A

XORWF **Exclusive OR with F** Z 1 cycle

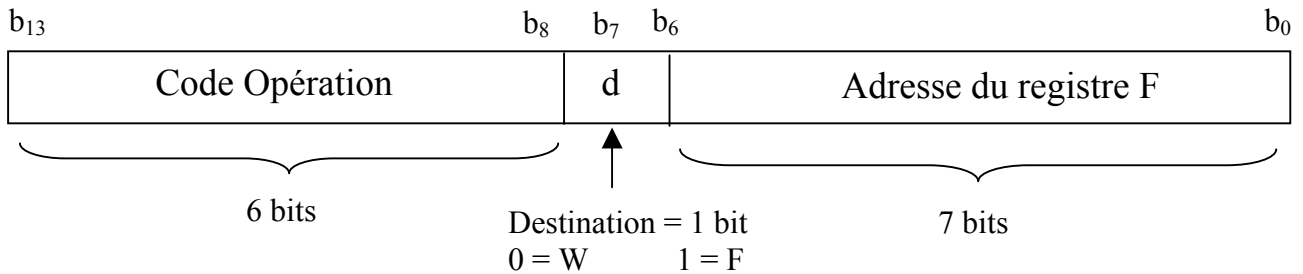
Description: Ou exclusif entre W et le registre F. Le résultat est placé dans W si l'instruction est suivie de "0". Résultat dans F si elle est suivie de "1".

Exemple: ETIQ MOVLW h'B5' ; W = B5 et supposons que REG = AF
 XORWF REG,1 ; REG = 1A et W inchangé

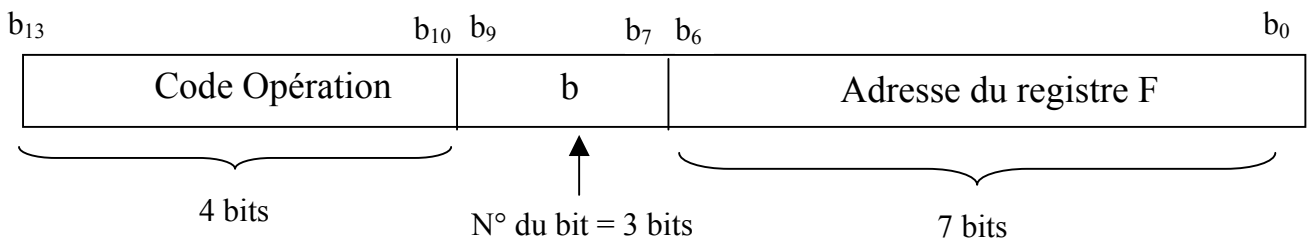
FORMAT DES INSTRUCTIONS

Elles sont codées sur 14 bits. Il y a 4 catégories :

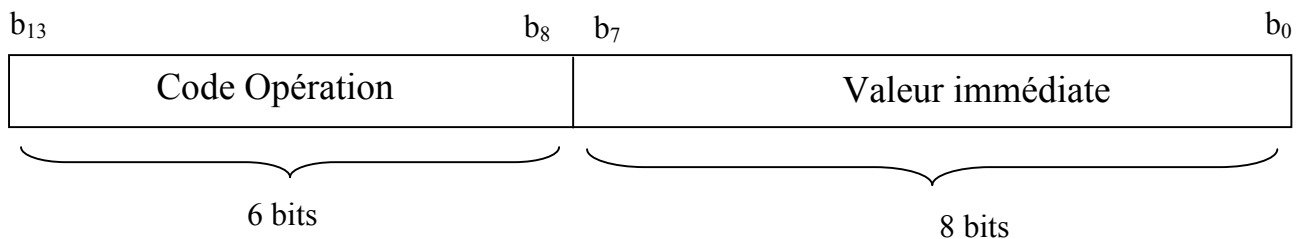
- 1 - INSTRUCTIONS ORIENTEES OCTET :



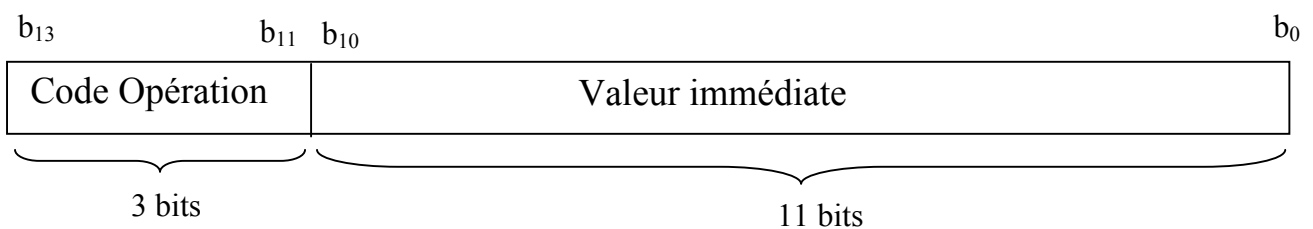
- 2 - INSTRUCTIONS ORIENTEES BIT :



- 3 - OPERATION DE CONTROLE ou OPERATION IMMEDIATE :



- 4 - APPEL SOUS PROGRAMME et BRANCHEMENT (CALL et GOTO) :



INSTRUCTIONS MOVE

SOURCE \longrightarrow DESTINATAIRE

MOVWF REGISTRE = W \longrightarrow REGISTRE

MOVF REGISTRE,1 } = REGISTRE \longrightarrow REGISTRE
MOVF REGISTRE }

MOVF REGISTRE,0 } = REGISTRE \longrightarrow W
MOVFW REGISTRE }

MOVLW VALEUR = VALEUR \longrightarrow W